

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP411288898A

DOCUMENT-IDENTIFIER: JP 11288898 A

**TITLE: EXCIMER LASER ANNEALING APPARATUS,
MANUFACTURE OF
POLYCRYSTALLINE THIN-FILM TRANSISTOR
DEVICE, AND
MANUFACTURE OF LIQUID CRYSTAL DISPLAY
DEVICE**

PUBN-DATE: October 19, 1999

INVENTOR-INFORMATION:

NAME	COUNTRY
MIHASHI, HIROSHI	N/A
KAWAHISA, YASUTO	N/A
MATSUURA, YUKI	N/A
FUJIMURA, TAKASHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP10091314

APPL-DATE: April 3, 1998

**INT-CL (IPC): H01L021/268, G02F001/136 , H01L021/20 ,
H01L029/786**

, H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To improve a liquid crystal display device in display quality and production yield by a method, wherein an excimer laser beam of a conventional excimer laser annealing device is elongated in line length, without having to improve the excimer laser in output or optical systems in performance, and an amorphous silicon layer on a larger array board is turned polycrystalline uniformly.

SOLUTION: A peripheral edge 43a of a window frame 43, which supports an ~~annealing window 44 of an excimer laser annealing apparatus 36~~ is cut obliquely to prevent an excimer laser beam 37 from being reflected from the window frame 43, whereby the excimer laser beam 37 can be expanded in the direction of its major axis as large as the width of the window frame 43, and the excimer laser beam 37 can be elongated in line width.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-288898

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.*	識別記号	F I	G
H 0 1 L 21/268		H 0 1 L 21/268	
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0
H 0 1 L 21/20		H 0 1 L 21/20	
29/786		29/78	6 2 7 C
21/336			

審査請求 未請求 請求項の数9 O L (全 7 頁)

(21) 出願番号 特願平10-91314

(22) 出願日 平成10年(1998)4月3日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 三橋 浩

埼玉県深谷市幡羅町一丁目9番2号 株式会社東芝深谷電子工場内

(72) 発明者 川久 慶人

埼玉県深谷市幡羅町一丁目9番2号 株式会社東芝深谷電子工場内

(72) 発明者 松浦 由紀

埼玉県深谷市幡羅町一丁目9番2号 株式会社東芝深谷電子工場内

(74) 代理人 弁理士 大胡 典夫 (外1名)

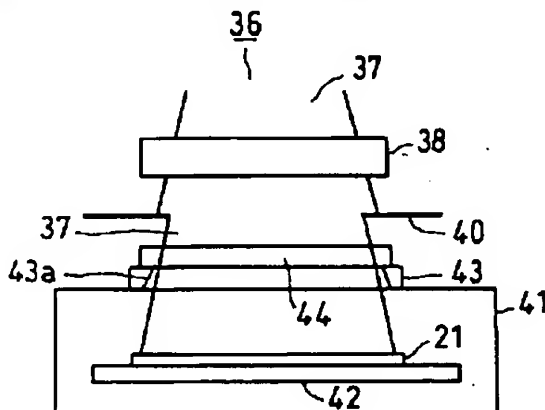
最終頁に続く

(54) 【発明の名称】 エキシマレーザアニール装置、多結晶薄膜トランジスタ装置の製造方法及び液晶表示素子の製造方法

(57) 【要約】

【課題】 エキシマレーザの出力アップや光学系の性能向上を要する事無く、従来のエキシマレーザアニール装置におけるエキシマレーザビームのライン長の長尺化を図り、より大型のアレイ基板上的アモルファスシリコンの均質な多結晶化により、液晶表示素子の表示品位向上及び生産歩留まりの向上を図る。

【解決手段】 エキシマレーザアニール装置36のアニールウィンドウ44を支える窓枠43の周縁部43aを斜めにカットしてエキシマレーザビーム37が窓枠43で反射するのを防止する事により、エキシマレーザビーム37の長軸方向の幅を窓枠43幅いっぱいに拡張出来、エキシマレーザビーム37のライン長の長尺化を得る。



【特許請求の範囲】

【請求項1】 絶縁基板上に堆積されるアモルファスシリコンにエキシマレーザビームを照射して前記アモルファスシリコンを多結晶化する エキシマレーザアニール装置において、

前記絶縁基板を支持する支持手段と、

この支持手段を走査可能に収納する筐体と、

この筐体外部から前記筐体内にて走査移動される前記支持手段にエキシマレーザビームを発光する光源と、

前記筐体に形成され、前記光源から発光された前記エキシマレーザビームを前記筐体内に入射する開口部と、

この開口部周縁を支持し、内周の少なくとも一部が前記エキシマレーザビームの進行方向に対して傾斜して成る窓枠と、

を具備する事を特徴とするエキシマレーザアニール装置。

【請求項2】 窓枠の内周の少なくとも一部が、エキシマレーザビームの開口部周縁における入射角度より広角と成る方向に傾斜して成る事を特徴とする請求項1に記載のエキシマレーザアニール装置。

【請求項3】 エキシマレーザビームの断面形状がほぼ長方形であり、窓枠の内周の少なくとも一部が、前記エキシマレーザビームの長軸と向き合う部分である事を特徴とする請求項1又は請求項2の何れかに記載のエキシマレーザアニール装置。

【請求項4】 絶縁基板上に堆積されるアモルファスシリコンにエキシマレーザビームを照射して成る多結晶シリコンを半導体層として薄膜トランジスタ装置を形成する多結晶薄膜トランジスタの製造方法において、

前記絶縁基板上に前記アモルファスシリコンを堆積する工程と、

前記絶縁基板を支持する支持手段を走査移動可能に収納する筐体内に、内周の少なくとも一部がエキシマレーザビームを発光する光源からのエキシマレーザビームの進行方向に対して傾斜して成る窓枠を有する開口部を介して前記エキシマレーザビームを入射して、前記アモルファスシリコンを多結晶シリコンに結晶化する工程と、を具備する事を特徴とする多結晶薄膜トランジスタの製造方法。

【請求項5】 窓枠の内周の少なくとも一部が、開口部周縁におけるエキシマレーザビームの入射角度より広角となる方向に傾斜して成る事を特徴とする請求項4に記載の多結晶薄膜トランジスタの製造方法。

【請求項6】 エキシマレーザビームの断面形状がほぼ長方形であり、窓枠の内周の少なくとも一部が、前記エキシマレーザビームの長軸と向き合う部分である事を特徴とする請求項4又は請求項5の何れかに記載の多結晶薄膜トランジスタの製造方法。

【請求項7】 第1の絶縁基板上に堆積されるアモルファスシリコンにエキシマレーザビームを照射して成る多

結晶シリコンを半導体層として形成される薄膜トランジスタ装置にて駆動される画素電極を有するアレイ基板と、第2の絶縁基板上に対向電極を有し前記アレイ基板に対向して配置される対向基板と、前記アレイ基板及び前記対向基板間に封入される液晶組成物とを有する液晶表示素子の製造方法において、

前記第1の絶縁基板上に前記アモルファスシリコンを堆積する工程と、

前記第1の絶縁基板を支持する支持手段を走査移動可能に収納する筐体内に、内周の少なくとも一部がエキシマレーザビームを発光する光源からのエキシマレーザビームの進行方向に対して傾斜して成る窓枠を有する開口部を介して前記エキシマレーザビームを入射して、前記アモルファスシリコンを多結晶シリコンに結晶化する工程と、を具備する事を特徴とする液晶表示素子の製造方法。

【請求項8】 窓枠の内周の少なくとも一部が、開口部周縁におけるエキシマレーザビームの入射角度より広角となる方向に傾斜して成る事を特徴とする請求項7に記載の液晶表示素子の製造方法。

【請求項9】 エキシマレーザビームの断面形状がほぼ長方形であり、窓枠の内周の少なくとも一部が、前記エキシマレーザビームの長軸と向き合う部分である事を特徴とする請求項7又は請求項8の何れかに記載の液晶表示素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アモルファスシリコンをアニールして多結晶シリコンを得るために、アモルファスシリコンにエキシマレーザビームを照射するエキシマレーザアニール装置及び、このエキシマレーザアニール装置によるアニールにより形成される多結晶シリコンを半導体層とする多結晶薄膜トランジスタの製造方法並びに、このようにして得られた多結晶薄膜トランジスタを用いて成る液晶表示素子の製造方法に関する。

【0002】

【従来の技術】近年、高精細な液晶表示素子のスイッチング素子として、移動度が高く且つ液晶表示素子の駆動も含めた高性能化が可能であることから、多結晶シリコンを半導体層とする多結晶薄膜トランジスタ（以下p-Si TFTと略称する。）の実用化が進められている。一般に多結晶シリコンは、アモルファスシリコンにレーザビームを照射して多結晶化するレーザアニール法により形成されている。

【0003】このようなレーザアニール法において、液晶表示素子の大型化に應じるためのp-Si TFTが形成されるアレイ基板の一層の面積化に伴い、レーザビームの長尺化が要求される。但しレーザビームの長尺化に拘わらず、レーザビームの長さが、アレイ基板の表示領域の幅より短く、レーザビーム1ラインの長さではア

レイ基板の走査幅をカバー出来ない場合は、図5に示す様に、アレイ基板5の表示領域をP1及びP2に分割して、分割された領域毎にレーザビームLにより走査を行っていたこのためアレイ基板5上には、レーザビームLが重ねて照射される領域Qを生じてしまい、この重ね照射領域Qでは他の領域と特性が異なったり、表面凹凸の程度が異なっており、このようなアレイ基板を用いて液晶表示素子を製造すると、表示品位の低下を生じ、ひいては生産歩留まりを低下するという問題を生じていた。

【0004】従って、アニールにより極力良好な多結晶シリコンを得るため、従来は、レーザビームのライン長の長いエキシマレーザアニール装置を用いて、アモルファスシリコンのアニールを行っていた。

【0005】即ち図6に示す市販のエキシマレーザアニール装置1は、光源から発光され結像レンズ2を通過した所定長さのエキシマレーザビーム3の両端を、長尺スリット4でカットした後、窓枠6に支持されるアニールウィンドウ7を介し、アニールチャンバ8に入射し、ステージ10上に照射して、ステージ10により走査移動可能に支持されるアレイ基板11上のアモルファスシリコンを、1ラインのエキシマレーザビーム3でアニールして多結晶化していた。

【0006】

【発明が解決しようとする課題】しかしながらライン長の長いエキシマレーザビームであってもそのライン長は限界が有る一方、液晶表示素子は、より一層の大型化の要求により、13.3型(203mm×270mm)の大型のものが主流に成りつつ有る。駆動回路体型的のアレイ基板を得るためには、210×280の多結晶シリコンが必要となる。これに対し、現状の市販のエキシマレーザアニール装置においては、エキシマレーザビームのライン長は最大200mm程度が限界とされている。従ってエキシマレーザビームを用いても、より大型の13.3型の液晶表示素子のアレイ基板をアニールするには、1ラインのエキシマレーザビームではその全域をカバー出来ず、アレイ基板を2領域に分割してアニールせざるを得ず、ひいては周囲と特性の異なるレーザビームの重ね照射領域を生じてしまい、表示品位の低下を来すという問題を依然として生じてしまっていた。

【0007】このため、少なくとも13.3型の、より大型の液晶表示素子に適用出来る様、市販のエキシマレーザアニール装置のエキシマレーザビームの長さを少しでも長くするための開発が成されているが、エキシマレーザの出力アップや、より最適な光学系の開発を必要とする等、開発に時間を要する問題が多く、その実現が成されずにいる。

【0008】他方、前述の市販のエキシマレーザアニール装置1は、アニールチャンバ8内のステージ10上にエキシマレーザビーム3を入射させるアニールウィンドウ7を支える窓枠6の内周6aが、エキシマレーザビー

ムの進行方向に対して平行に形成されている。

【0009】これに対し、エキシマレーザビーム3は光源から広がりながらアニールチャンバ8に入射してくるので、点線領域[R]にて入射されたエキシマレーザビーム3は窓枠6の内周6aで反射を生じる。この反射ビームがアレイ基板1に照射されると、アレイ基板1上でエキシマレーザビーム3の照射強度分布に凹凸を生じ、ビームプロファイルがトップフラット形でなくなってしまう、均一なアニールを得られず、多結晶シリコンの均一な結晶化を得られないという問題を生じていた。

【0010】このため従来は、アニールチャンバ8への入射時、エキシマレーザビーム3の両端が窓枠6に触れないよう、エキシマレーザビーム3幅を狭める様、長尺スリット4の位置を狭めたり、或いはアニールウィンドウ7よりも光源側にスリットを形成したりしており、結果としてアレイ基板1に照射されるエキシマレーザビーム3のビーム長の長尺化が必要以上に損なわれ、エキシマレーザアニール装置のメリットを最大限に生かしきれずにいた。

【0011】本発明は上記課題を除去するもので、光源からのエキシマレーザビームをアニールウィンドウを介しアニールチャンバに入射する際に、エキシマレーザビームのビーム長を必要以上に短縮する事無く、長尺レーザビームであるエキシマレーザビームのメリットを最大限に生かす事により、より大型のアレイ基板に対しても全面にわたりエキシマレーザビームを均一強度で照射出来、ひいては多結晶薄膜トランジスタ装置の駆動特性の均一化を図り、表示品位の高い液晶表示素子を得る事の出来るエキシマレーザアニール装置、多結晶薄膜トランジスタ装置の製造方法及び液晶表示素子の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は上記課題を解決するため、アレイ基板上に堆積されるアモルファスシリコンにエキシマレーザビームを照射して前記アモルファスシリコンを多結晶化するエキシマレーザアニール装置において、前記アレイ基板を支持する支持手段と、この支持手段を走査可能に収納する筐体と、この筐体外部から前記筐体内にて走査移動される前記支持手段にエキシマレーザビームを発光する光源と、前記筐体に形成され、前記エキシマレーザビーム発光手段から発光された前記エキシマレーザビームを前記筐体内に入射する開口部と、この開口部周縁を支持し、内周の少なくとも一部が前記エキシマレーザビームの進行方向に対して傾斜して成る窓枠と、を設けるものである。

【0013】そして本発明は上記構成により、窓枠から筐体内への入射時、窓枠にてエキシマレーザビームの反射を生じる事が無く、照射強度が均一且つより長尺のエキシマレーザビームにより、より大型のアレイ基板の均一なアニールを可能とするものである。

【0014】又本発明は上記課題を解決するため、アレ
イ基板上に堆積されるアモルファスシリコンにエキシマ
レーザビームを照射して成る多結晶シリコンを半導体層
として薄膜トランジスタ装置を形成する多結晶薄膜ト
ランジスタの製造方法において、前記アレイ基板上に前記
アモルファスシリコンを堆積する工程と、前記アレイ基
板を支持する支持手段を走査移動可能に収納する筐体内
に、内周の少なくとも一部がエキシマレーザビームを発
光する光源からのエキシマレーザビームの進行方向に対
して傾斜して成る窓枠を有する開口部を介して前記エキ
シマレーザビームを入射して、前記アモルファスシリコ
ンを多結晶シリコンに結晶化する工程と、を実施するも
のである。

【0015】そして本発明は上記構成により、照射強度
が均一かつより長尺のエキシマレーザビームでの照射に
より、より大型のアレイ基板上に均一な多結晶シリコン
を得られ、ひいては均一な駆動特性のp-Si TFT
を、大面積で得るものである。

【0016】又本発明は上記課題を解決するため、第1
のアレイ基板上に堆積されるアモルファスシリコンにエキ
シマレーザビームを照射して成る多結晶シリコンを半
導体層として形成される薄膜トランジスタ装置にて駆動
される画素電極を有するアレイ基板と、第2のアレイ基
板上に対向電極を有し前記アレイ基板に対向して配置さ
れる対向基板と、前記アレイ基板及び前記対向基板間に
封入される液晶組成物とを有する液晶表示素子の製造方
法において、前記第1のアレイ基板上に前記アモルファ
スシリコンを堆積する工程と、前記第1のアレイ基板を
支持する支持手段を走査移動可能に収納する筐体内に、
内周の少なくとも一部がエキシマレーザビームを発光す
る光源からのエキシマレーザビームの進行方向に対して
傾斜して成る窓枠を有する開口部を介して前記エキシマ
レーザビームを入射して、前記アモルファスシリコンを
多結晶シリコンに結晶化する工程と、を実施するもので
ある。

【0017】そして本発明は上記構成により、照射強度
が均一かつより長尺のエキシマレーザビームでの照射に
より、より大型のアレイ基板上に形成される均一な多結
晶シリコンをからなる駆動特性の均一なp-Si TFT
を用いて成る、より大型の表示品位の良好な液晶表示素
子を得るものである。

【0018】

【発明の実施の形態】以下本発明を図1乃至図4に示す
実施の形態を参照して説明する。12は13、3型(2
10mm×280mm)の駆動回路一体型の液晶表示素
子であり、p-Si TFT13にて画素電極28を駆動
するアレイ基板16と対向基板17との間隙に、配向膜
18a、18bを介して液晶組成物20を封入してなっ
ている。

【0019】アレイ基板16は第1の絶縁基板21上に

アンダーコート層22を介し多結晶シリコンからなる活
性層23a、ドレイン領域23b、ソース領域23cを
有する半導体層23がパターン形成されている。半導体
層23上にはゲート絶縁膜24を介しゲート電極26が
形成されている。更に層間絶縁膜27を介し画素電極2
8が形成され、画素電極28及びソース領域23cがソ
ース電極30により接続され、ドレイン領域23b及び
信号線(図示せず)がドレイン電極31により接続され
ている。又32は保護膜である。対向基板17は、第2
の絶縁基板33上に対向電極34を有している。

【0020】次に、第1の絶縁基板21上に多結晶シリ
コンの半導体層23を得るために、アモルファスシリ
コンをレーザアニールするエキシマレーザアニール装置
について述べる。図2はエキシマレーザアニール装置3
6をエキシマレーザビーム37の長軸方向から見た概略
構成図である。エキシマレーザアニール装置36は、光
源(図示せず)から発光されるエキシマレーザビーム3
7を、結像レンズ38で結像し、長尺スリット40にて
両端をカットし、アニールチャンバ41内にて、エキシ
マレーザビーム37の長軸方向と垂直な方向に走査移動
するステージ42上に照射される。

【0021】即ち、アニールチャンバ41の上方には窓
枠43に支持されるアニーラウィンドウ44が形成さ
れ、長尺スリット40にて両端をカットされたエキシマ
レーザビーム37は、このアニーラウィンドウ44を介
しアニールチャンバ41に入射するようになっている。
そしてアニーラウィンドウ44を支える窓枠43の周縁
のうち、エキシマレーザビーム37の長軸と向かい合う
周縁部43aが斜めにカットされている。このためエキ
シマレーザビーム37は、光源(図示せず)から広がり
ながら窓枠43といった幅で、アニーラウィンドウ4
4に入射しても、窓枠43に当たる事が無い。従って、
ステージ42上に照射されるエキシマレーザビーム37
は、長尺スリット40により必要以上に両端をカットし
なくても、凹凸の無い、均一の強度分布をえられる。

【0022】このエキシマレーザアニール装置36によ
るステージ42上でのエキシマレーザビーム37の長軸
の強度分布を調べた所、図3に示す様に、長さ220m
mに渡り、トップフラットのビームプロファイルを有す
る事が判明した。

【0023】次にエキシマレーザアニール装置36によ
るアレイ基板16の多結晶シリコンからなる半導体層2
3の形成方法について述べる。

【0024】先ず400mm×500mmサイズのガラ
ス基板47上にプラズマCVD法により窒化シリコン
(SiNx)膜を50nm、酸化シリコン(SiOx)
膜を100nm成膜してなるアンダーコート層22を形
成し、次いでプラズマCVD法によりアモルファスシリ
コンを50nm成膜する。この後窒素雰囲気中で500
℃、1時間の熱処理を行い、膜中の水素濃度を低下させ

る。この時、アモルファスシリコンの膜厚を分光エリブソ法により求めた所実際の膜厚は51nmであった。

【0025】その後、ガラス基板47をエキシマレーザアニール装置36のステージ42に載置し、ステージ42をエキシマレーザビーム37の長軸と垂直方向に0.6mm/sの速度で走査移動しながら、図4に示す様に、先ず片側の第1の領域[A]のアモルファスシリコンを、エキシマレーザビーム37にてアニールする。光源(図示せず)にてエキシマレーザを300Hzで発振させ、エキシマレーザビーム37の照射サイズは、220mm×0.4mmの線状ビームとし、ガラス基板47上での照射エネルギー密度は300mJ/cm²、エキシマレーザビームの長軸方向と垂直な方向への走査時のオーバーラップ率は95%となるように設定した。

【0026】ガラス基板47の第1の領域[A]のアニール走査を終了し、多結晶シリコンを形成したら、残りの第2の領域[B]のアモルファスシリコンを同様にアニールし、両領域[A]、[B]を共にエキシマレーザビーム37の1ラインの幅でアニールし、多結晶化して多結晶シリコンを形成する。次いでガラス基板47をステージ42から取り出し、フォトリソグラフィ技術を用いて、ガラス基板47の両領域[A]、[B]に、多結晶シリコンを半導体層23とするp-Si TFT13及び、画素電極28を作成してガラス基板47上の第1及び第2の領域[A]、[B]に夫々アレイ基板16を形成する。

【0027】この後、2枚分のアレイ基板16を有するガラス基板47を切りだし、それと、対向基板17を有するガラス基板(図示せず)とをシール剤(図示せず)にて固着し、液晶セルを形成した後、間隙に液晶組成物20を封入し、2個の13.3型の液晶表示素子12を完成する。

【0028】この様に構成すれば、従来と同じ市販の装置を用い、エキシマレーザアニール装置36のアニールウィンドウ44を支える窓枠43の周縁部43aを斜めにカットして、エキシマレーザビーム37の窓枠43での反射を防止する事により、エキシマレーザビーム37を窓枠43といった幅でアニールチャンバ41に入射出来、エキシマレーザの出力アップや、光学系を変える事無く、従来に比し、エキシマレーザビーム37のライン長を長く出来、幅220mmにわたりトップフラットのビームプロファイルを有するエキシマレーザビーム37を得られる。従って、大型の13.3型の駆動回路一体型のアレイ基板16であっても、アニール時、1ライン長のエキシマレーザビーム37でアニール幅全長をカバー出来、13.3型の大型の駆動回路一体型のアレイ基板16であっても、レーザビームの重ね照射領域を生じる事無く、均一にアニール出来、大型の液晶表示素子12に適用可能な均一特性を有する多結晶シリコンを容易に形成可能と成る。

【0029】そしてこのようなエキシマレーザアニール装置36による、ライン長の長いエキシマレーザビーム37にて均一にアニールされ、均一に結晶化される多結晶シリコンを半導体層とすることにより、高い移動度を示すTFTを大面積で均一に得られることから、このようなTFTを用いる事により、13.3型と大型であり且つ表示特性が均一な液晶表示素子を容易に得られ、生産歩留まりを向上出来、高い表示品位を有する液晶表示素子の作製が可能と成る。

【0030】尚本発明は上記実施の形態に限られるものでなく、その趣旨を変えない範囲での変更は可能であって、例えば窓枠の傾斜角度は、エキシマレーザビームの反射を生じない範囲であれば限定されない。又エキシマレーザビームの出力や周波数等も限定されない。

【0031】

【発明の効果】以上説明したように本発明によれば、エキシマレーザの出力アップや、光学系の性能向上を図る事無く、アニールウィンドウを支持する窓枠内周を斜めにカットするのみで、エキシマレーザビームの窓枠での反射を防止し、容易にエキシマレーザアニール装置のライン長の長尺化を実現出来る。従って、1ライン長のエキシマレーザビームによるアニール幅を増大出来、大面積であってもアレイ基板上のアモルファスシリコンのアニール幅を1ライン長のエキシマレーザビームによりカバーできる事から、アニール時にエキシマレーザビームの重ね照射領域を生じる事が無く、全面に渡り均一なアニールを行えひいては均質な多結晶シリコンを容易にえられる。そしてこの均質な多結晶シリコンを半導体層とする移動度の高いTFTを大面積で均一に得られ、ひいては、13.3型の大型のであり且つ表示特性が均一で表示品位の高い液晶表示素子を歩留まり低下を生じる事無く容易に作製可能と成る。

【図面の簡単な説明】

【図1】本発明の実施の形態における液晶表示素子を示す一部概略断面図である。

【図2】本発明の実施の形態におけるエキシマレーザアニール装置を長軸方向から見た概略構成図である。

【図3】本発明の実施の形態におけるエキシマレーザアニール装置にステージ上でのエキシマレーザビームの長軸の強度分布を示すグラフである。

【図4】本発明の実施の形態におけるエキシマレーザアニール装置によるガラス基板のアニール工程を示す説明図である。

【図5】従来の大型のアレイ基板を分割してレーザアニールする状態を示す説明図である。

【図6】従来のエキシマレーザアニール装置を示す概略構成図である。

【符号の説明】

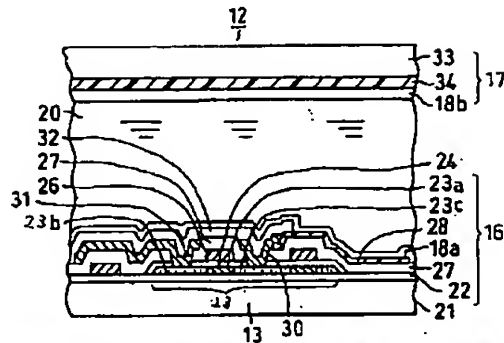
12…液晶表示素子

13…p-Si TFT

- 16…アレイ基板
17…対向基板
20…液晶組成物
23…半導体層
28…画素電極
36…エキシマレーザアニール装置

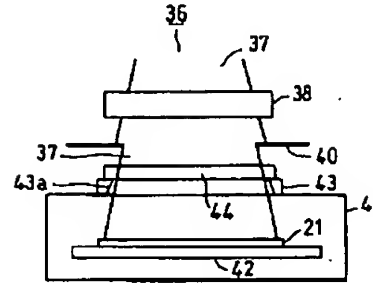
- 37…エキシマレーザビーム
41…アニールチャンバ
42…ステージ
43…窓枠
43a…周縁部
47…ガラス基板

【図1】

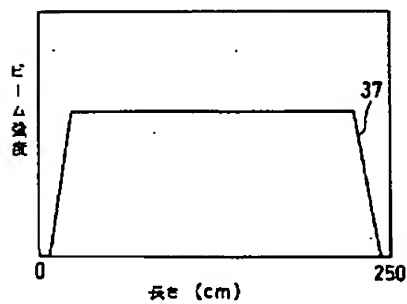


12: 液晶表示素子 13: p-Si TFT 16: アレイ基板 17: 対向基板
20: 液晶組成物 23: 半導体層 28: 画素電極

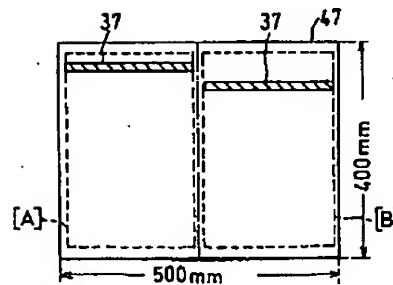
【図2】



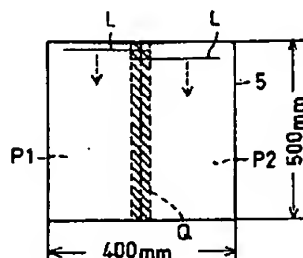
【図3】



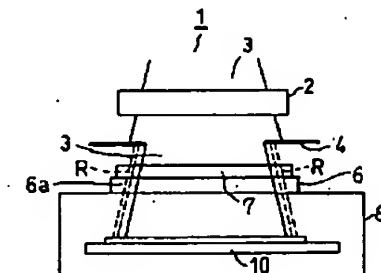
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 藤村 尚
埼玉県深谷市榑羅町一丁目9番2号 株式
会社東芝深谷電子工場内